

## Dioden-Array

### Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
Sperrspannung	$U_R$		5V	
Durchlaßstrom	$I_F$		25mA	
Spitzendurchlaßstrom	$I_{FS}$		100mA	
Verlustleistung bis $\vartheta_A = 55\text{ °C}$				
pro Diode	$P_D$		100mW	
gesamt	$P_{tot}$		600mW	
Lagertemperatur	$\vartheta_S$	-65	150	°C

### Kennwerte ( $\vartheta_A = 25\text{ °C}$ )

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Flußspannung <sup>1</sup>	$U_F$				
bei $I_F = 50\text{ }\mu\text{A}$			650690		mV
bei $I_F = 1\text{ mA}$			730780		mV
bei $I_F = 3\text{ mA}$			760800		mV
bei $I_F = 10\text{ mA}$			810900		mV
Durchbruchsspannung	$U_{BR}$				
bei $I_R = -10\text{ }\mu\text{A}$ für jede Diode		5			V
zwischen jeder Diode und Substrat		20			V
Sperrstrom	$I_R$				
für jede Diode bei $U_R = 4\text{ V}$			0,016		100nA
zwischen jeder Diode und Substrat					
bei $U_R = 10\text{ V}$			0,022		100nA
Flußspannungsabweichung der Dioden untereinander	$\Delta U_F$				
bei $I_F = 1\text{ mA}$			0,5		5mV
Temperaturkoeffizient der Flußspannung	$TK_U$		-1,9		mV/K
Flußspannung der mit Anode am Substrat liegenden Diode	$U_F$				
bei $I_F = 1\text{ mA}$			650		mV
Sperrverzögerungszeit	$t_{RR}$				
bei $I_F = 10\text{ mA}$ und $I_R = 10\text{ }\mu\text{A}$			1		ns
Durchlaßwiderstand	$R_D$				
bei $f = 1\text{ kHz}$ und $I_F = 1\text{ mA}$		25	30	45	$\Omega$
Sperrkapazität	$C_R$				
bei $U_R = 2\text{ V}$ und $I_F = 0$			0,65		pF
Kapazität zw. Diode und Substrat	$C_{DS}$				
bei $U_{DS} = 4\text{ V}$ und $I_F = 0$			3,2		pF
Umgebungstemperatur	$\vartheta_A$	-55		125	°C

<sup>1</sup> außer der mit der Anode am Substrat liegenden Diode

### Kurzcharakteristik

- fünf gleichwertige und eine zusätzliche Diode (Anode am Substrat)
- sehr kurze Sperrverzögerungszeit
- gute Übereinstimmung der Flußspannungen
- geringe Diodenkapazitäten
- zwei Gehäuseausführungen
- vielfältige Applikationsmöglichkeiten, z. B. Balance-Modulatoren und -Demodulatoren, High-Speed-Diodengatter oder Analogschalter
- Bei Anwendungen als Balance- oder Ringmodulatoren, wo die Sperrkapazität besonders klein sein soll, ist das Substrat auf ein Potential zu legen, das deutlich kleiner als der geringste Signalspannungs-Augenblickswert ist.

### Anschlußbelegungen und interner Aufbau

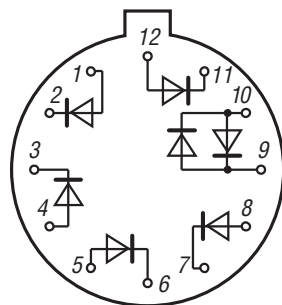


Bild 1: Pinbelegung des Rundgehäuses (CAN)

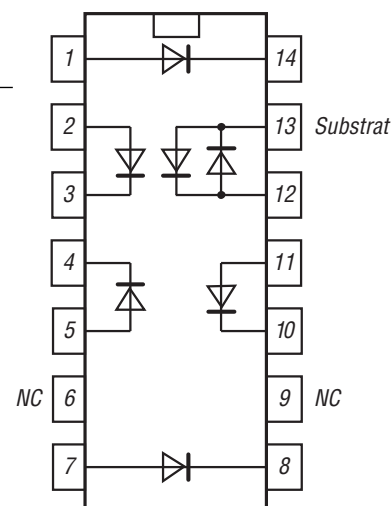


Bild 2: Pinbelegung des Dual-in-line-Gehäuses (SOIC) ►