

Serieller Zweidraht-CMOS-EEPROM

Grenzwerte

Parameter	Kurzzeichen	min.	max.	Einheit
Betriebsspannung	U_B		6,25	V
Spannung an jedem Pin	U_X	-0,1	+7,0	V
Betriebsstrom			5	mA

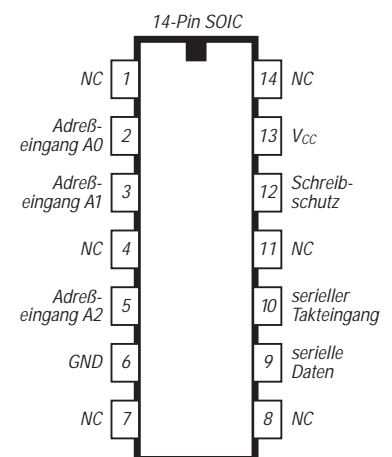
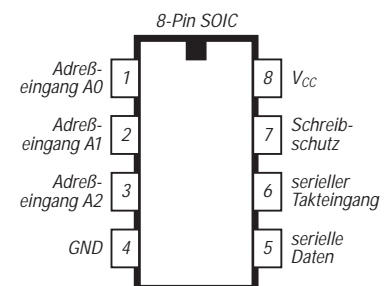
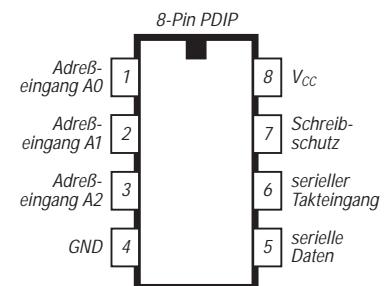
Kennwerte ($U_B = 1,8...5,5$ V versionsabh., $\vartheta_A = -65...150$ °C)

Parameter	Kurzzeichen	min.	typ.	max.	Einheit
Betriebsspannung	U_B^1	1,8		5,5	V
	U_B^2	2,5		5,5	V
	U_B^3	2,7		5,5	V
	U_B^4	4,5		5,5	V
Betriebsstrom bei $U_B = 5$ V					
READ (bei 100 kHz)	I_B		0,4	1,0	mA
WRITE (bei 100 kHz)	I_B		2,0	3,0	mA
Standby-Strom Version					
mit $U_B = 1,8$ V	I_{sb}		0,6	3,0	μ A
mit $U_B = 2,5$ V	I_{sb}		1,4	4,0	μ A
mit $U_B = 2,7$ V	I_{sb}		1,6	4,0	μ A
mit $U_B = 5,0$ V	I_{sb}		8,0	18,0	μ A
Eingangsleckstrom	I_{ii}		0,10	3,0	μ A
Ausgangsleckstrom	I_{io}		0,05	3,0	μ A
High-Level Eingang	U_{ihi}	$U_B \times 0,7$		$U_B + 0,5$	V
Low-Level Eingang	U_{ilo}	-1,0		$U_B \times 0,3$	V
Low-Level Ausgang					
bei $U_B = 1,8$ V	U_{olo}			0,2	V
bei $U_B = 3,0$ V	U_{olo}			0,4	V

Kurzcharakteristik

- vier Versionen mit unterschiedlichen Betriebsspannungsbereichen
- interne Speicherorganisation
 - 128 × 8 (1 K)
 - 256 × 8 (2 K)
 - 512 × 8 (4 K)
 - 1024 × 8 (8 K)
 - 2048 × 8 (16 K)
- serielles Zweidraht-Interface
- bidirektionales Datentransfer-Protokoll
- Schreibschutz-Pin für hardwareseitigen Datenschutz
- hohe Betriebszuverlässigkeit (1 Mio. Zyklen, Datenerhalt 100 Jahre)
- 8-Pin- und 14-Pin-JEDEC-SOIC- und 8-Pin-PDIP-Ausführung verfügbar

Pinbelegung



Interner Aufbau

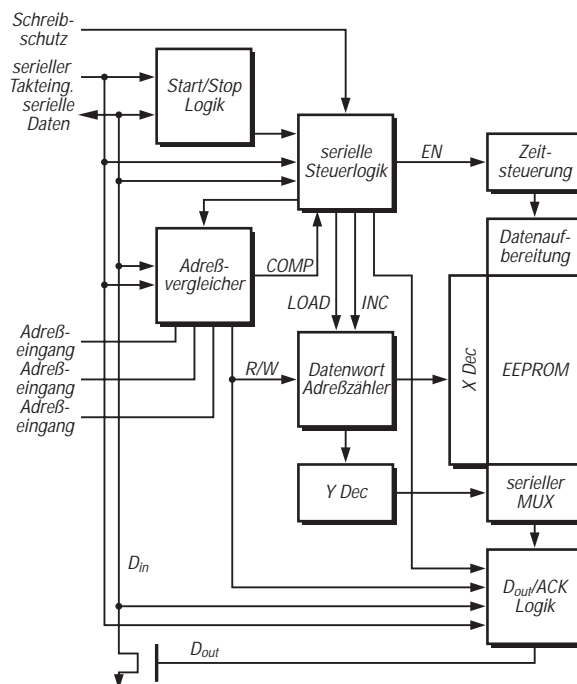


Bild 1: Blockschaltbild des EEPROMs

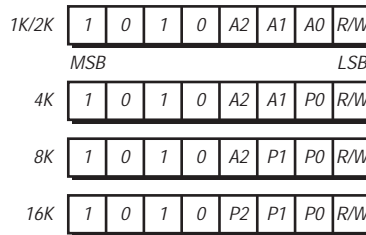
Bild 2: Anschlußbelegung

Beschreibung

Der AT24C01A/02/04/08/16 ist ein serieller, elektrisch löscht- und programmierbarer Nur-Lese-Speicher (EEPROM).

Er ist mit 128/256/512/1024/2048 Speicherstellen zu je 8 Bit Breite organisiert und für den Einsatz in Geräten mit niedrigen Strömen und Spannungen optimiert. Der Zugriff auf den EEPROM erfolgt über ein serielles Zweidraht-Interface. Die gesamte Bauteilfamilie ist in den Betriebsspannungsversionen 5,0 (4,5 V bis 5,5 V), 2,7 (2,7 V bis 5,5 V), 2,5 (2,5 V bis 5,5 V) sowie 1,8 (1,8 V bis 5,5 V) verfügbar.

Aufbau des Adressierungsbytes



Die Bits A0, A1 und A2 werden zur direkten Adressierung eines EEPROMs im System verwendet und sind bei den Typen AT24C01A und AT24C02 fest verdrahtet. Beim AT24C04 werden nur die Bits A1 und A2 für die Bauteil-Adressierung verwendet, während A0 nicht beschaltet ist. Statt dessen können bis zu vier AT24C04 innerhalb eines Bussystems adressiert werden. Der AT24C08 verwendet nur A2 für die festverdrahtete Adressierung, wobei bis zu zwei 8-K-EEPROMs im System adressiert werden können. Der AT24C16 verwendet überhaupt keine festverdrahtete Adressierung, die Anzahl adressierbarer EEPROMs an einem Bussystem reduziert sich damit auf einen einzigen. Die Bits P0 bis P2 dienen der internen Seiten-(Page-)Umschaltung im EEPROM.

Schreibzyklen

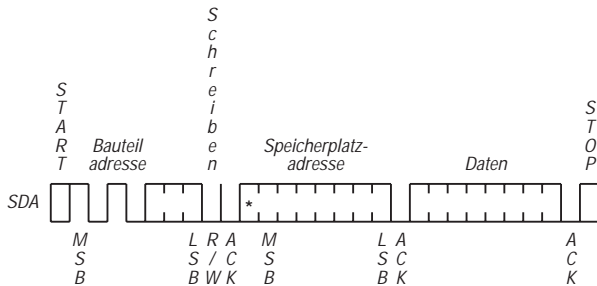


Bild 3: Byte-Schreibzyklus (Byte Write)

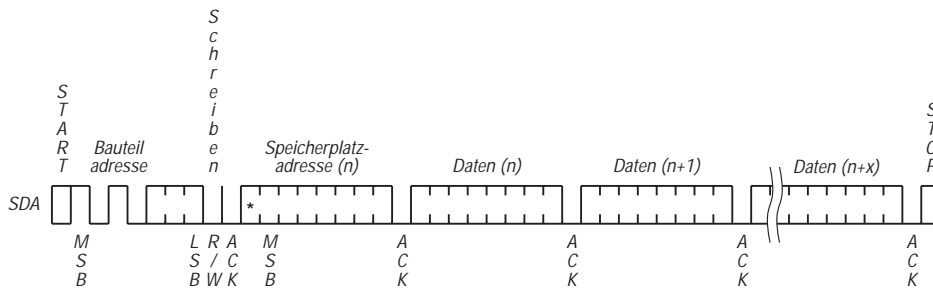


Bild 4: Seiten-Schreibzyklus (Page Write)

Bus-Timing

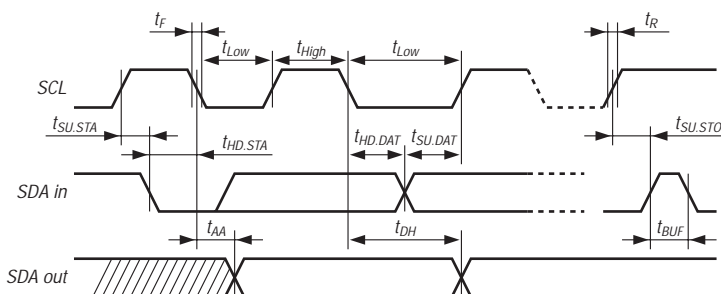


Bild 5: SDA-/SCL-Taktzeitverhältnisse am steuernden Zweidrahtbus